

(19) 世界知的所有権機関  
国際事務局



(43) 国際公開日  
2001年7月26日 (26.07.2001)

PCT

(10) 国際公開番号  
WO 01/53194 A1

(51) 国際特許分類: B81B 3/00, B81C 1/00,  
G01P 15/125, G02B 26/08, H01L 29/84

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 吉田幸久  
(YOSHIDA, Yukibisa) [JP/JP]. シャブロー マーシャル  
(CHABLOZ, Martial) [CH/JP]. 焦 継偉 (JIAO, Jiwei)  
[CN/JP]. 松浦 司 (MATSUURA, Tsukasa) [JP/JP]. 堤  
和彦 (TSUTSUMI, Kazuhiko) [JP/JP]; 〒100-8310  
東京都千代田区丸の内二丁目2番3号 三菱電機株式  
会社内 Tokyo (JP).

(21) 国際出願番号: PCT/JP00/00222

(22) 国際出願日: 2000年1月19日 (19.01.2000)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(71) 出願人 (米国を除く全ての指定国について): 三  
菱電機株式会社 (MITSUBISHI DENKI KABUSHIKI  
KAISHA) [JP/JP]; 〒100-8310 東京都千代田区丸の内  
二丁目2番3号 Tokyo (JP).

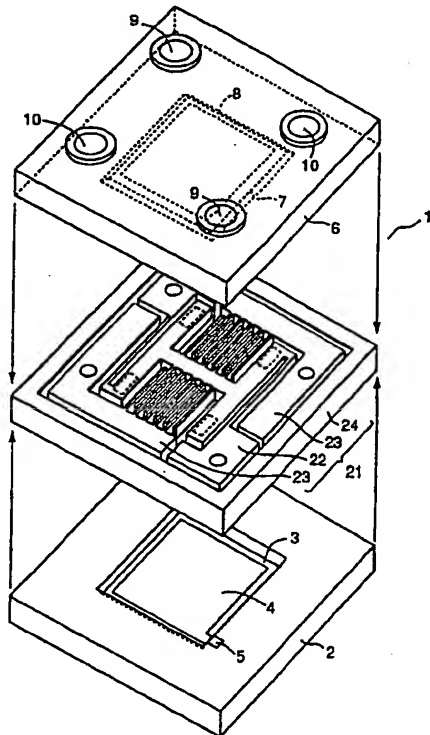
(74) 代理人: 青山 葆, 外 (AOYAMA, Tamotsu et al.); 〒  
540-0001 大阪府大阪市中央区城見一丁目3番7号 IMP  
ビル 青山特許事務所 Osaka (JP).

(81) 指定国 (国内): JP, KR, US.

[続葉有]

(54) Title: MICRODEVICE AND ITS PRODUCTION METHOD

(54) 発明の名称: マイクロデバイスとその製造方法



(57) Abstract: A microdevice comprises an insulator base having a recess therein and a beamlike silicon structural body provided in the front side of the base and surrounding the recess. The beamlike structural body includes a functional section that comprises a support joined to the base, a cantilevered beam integrated with the support and extending over the recess, and a conductive film formed at least over the surface of the recess immediately under the cantilevered beam and electrically connected to the support. The conductive film serves to prevent the recess from being charged positively during dry etching. Therefore the etching gas having positive charge is repelled by the electrical repulsive force exerted by the recess and do not corrode the structural body. Thus such a microdevice has a beamlike structural body of high shape and dimensional precisions, providing high reliability and high degree of freedom of design.

[続葉有]

WO 01/53194 A1



(84) 指定国 (広域): ヨーロッパ特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE).

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

添付公開書類:

— 国際調査報告書

---

(57) 要約:

表面に凹部を有する絶縁体基板と、絶縁体基板の表面側に凹部を挟むように形成されたシリコンの梁状構造体とからなるマイクロデバイスに関する。梁状構造体は少なくとも1つの機能部を有し、その機能部は絶縁体基板に接合された支持部と支持部と一体形成され凹部上に張出した少なくとも1つの片持ち梁とを有する。さらに、支持部と電氣的に導通し、少なくとも、片持ち梁の直下の凹部表面に形成された導電性膜を有している。導電性膜は、ドライエッチングの際に、絶縁性基板の凹部が正に帯電するのを防止する。よって、正の電荷を有するエッチングガスが凹部の電氣的斥力により反跳して梁状構造体を浸食することがない。したがって、本発明のマイクロデバイスは、形状及び寸法精度の高い梁状構造体を有するので、高い信頼性と設計自由度を提供する。

## 明 細 書

## マイクロデバイスとその製造方法

## 5 技術分野

本発明は、慣性力センサや光スイッチ等に用いられるマイクロデバイスであつて、絶縁体基板と、その絶縁体基板上に形成されたシリコンの梁状構造体とからなるマイクロデバイス及びその製造方法に関する。

## 10 背景技術

近年、誘導結合型プラズマ（ICP）を活性源とする反応性イオンエッチング技術（以下、ICP-RIE法という。）により、シリコンを100 $\mu$ m以上深堀りすることが可能となった。本手法は、マイクロマシーニングによるデバイス開発の分野で、高アスペクト比のシリコンの構造体を十分速いエッチング速度で作製する新しい手法として注目されている。従来、シリコン基板の深堀エッチングの方法としては、アルカリ溶液を用いたウェット法が主流であった。ウェット法においては、エッチング方向がシリコンの結晶方位に依存するので、所望の構造体を作製するのは困難であった。しかし、ICP-RIEはドライ法であるので、エッチング異方性がない。したがって、ICP-RIE法は、ウェット法に比べ、構造体形状の設計自由度を格段に増加させるという利点を有している。

しかしながら、写真製版などによりマスク層を所望のパターンに形成したシリコン基板をドライエッチングによって加工する場合、エッチングされる面積（開口面積）の広いところでは狭いところよりもエッチング速度が速くなるという現象が生じる。この現象はマイクロローディング効果と呼ばれ、半導体プロセスでは良く知られた現象である。この現象は、本発明が対象とするマイクロデバイス、すなわち、絶縁体基板とその絶縁体基板上に形成されたシリコンの梁状構造体とからなるマイクロデバイスに対し、以下に述べる悪影響を与える。

従来のマイクロデバイス100の基本的な構造の一例として慣性力センサの構造が、図15と図16に示される。図15は模式的な平面図であり、図16は図

15のXVI-XVI'線における断面図である。慣性力センサ100は、表面に凹部102を有する絶縁体基板101と、絶縁体基板101の表面に凹部を挟むように接合されたシリコンの梁状構造体104とからなる。さらに、梁状構造体104は、2つの電極部105、105からなる。そして、各電極部105は、支持部106と複数の片持ち梁107とからなる。片持ち梁107は、互いに微小隙間を介して対向するように配設されている。

図17は、図15の慣性力センサの従来の製造工程を示す模式断面図である。同様な作製方法は、例えば、以下の文献に記載されている。

Z. Xiao et al., Proc. of Transducers '99, pp.1518-1521, S. Kobayashi et al., Proc. of Transducers '99, pp.910-913.

工程(a)ではシリコン基板103、工程(b)ではガラス基板101が用意される。工程(c)では、写真製版によりマスク層108がガラス基板101の表面に形成され、続いて、工程(d)で、ガラス基板101の表面がフッ酸の希釈液などで数 $\mu\text{m}$ ~数十 $\mu\text{m}$ 程度エッチングされて凹部102が形成される。工程(e)では、ガラス基板101の表面にシリコン基板103が陽極接合法により接合される。工程(f)では、シリコン基板103の表面に、図15の梁状構造体104の平面図の形状に応じたマスク層109が写真製版により形成される。工程(g)では、ICP-RIE法によりシリコン基板103がエッチングされて貫通され、片持ち梁107が形成される。その後、シリコン基板の表面に残るレジストは除去される。

ここで工程(g)には問題がある。工程(f)のマスク層109は、一般に開口幅の広い開口部と狭い開口部とを有している。したがって、マスク層109を有するシリコン基板103をICP-RIE法などのドライエッチングによりエッチングする場合、マイクロローディング効果により開口幅の広い開口部のシリコン基板が開口幅の狭い開口部のシリコン基板より速くエッチングされる。よって、シリコン基板103の中で、開口幅の広い開口部は、開口幅の狭い開口部に比べて早く貫通される。この時、シリコン基板103の早く貫通された部分から、ガラス基板101の凹部102とシリコン基板103の裏面との間にエッチングガスが侵入する。この侵入したエッチングガスは、最も狭い開口幅の開口部が完全に貫通されるまでシリコン基板103の裏面を浸食するので、結果として、支持部10

6の側壁や片持ち梁107の底面や側壁が浸食される。その結果、梁状構造体104の寸法に設計値からの大きなズレが生じ、デバイスとして目的とする特性が得られなくなる。

5 設計において、開口幅を極力同じにすることでマイクロローディング効果に起因する支持部や片持ち梁部の浸食を抑制できる。しかし、この方法はデバイス構造の設計自由度を著しく低下させる。また、設計において、開口幅を同じにしても、実際の加工では、上記の支持部や片持ち梁部の浸食を完全に抑制するのは困難である。なぜなら、貫通を確実にするために若干オーバーエッチングするのが常套だからである。

10 そこで、本発明の目的は、マイクロローディング効果に起因するシリコンの支持部や片持ち梁の浸食を抑制して、デバイス構造の設計自由度を有し、かつ、高精度のシリコンの梁状構造体を有するマイクロデバイス及びその製造方法を提供することである。

#### 15 発明の開示

本発明者らは、上記課題を解決すべく、鋭意研究を重ねた結果、絶縁性基板の少なくとも片持ち梁の直下の凹部表面に形成され、支持部と導通した導電性膜を有するマイクロデバイスが上記課題を解決できることを見出して、本発明を完成させたものである。

20 すなわち、本発明のマイクロデバイスは、表面に凹部を有する絶縁体基板と、該絶縁体基板の表面側に凹部を挟むように形成されたシリコンの梁状構造体とからなり、該梁状構造体が、少なくとも1つの機能部からなり、該機能部が、絶縁体基板に接合された支持部と該支持部と一体形成され凹部上に張出した少なくとも1つの片持ち梁とを有するマイクロデバイスにおいて、支持部と電氣的に導通し、少なくとも、片持ち梁の直下の凹部表面に形成された導電性膜を有すること  
25 を特徴とする。

本発明のマイクロデバイスは、以下のような作用を有する。

シリコンの支持部や片持ち梁が浸食される原因は、前述のように、ドライエッチングの際に、先に貫通した部分からシリコン基板の裏面と絶縁基板の凹部との間

隙にエッチングガスが侵入することである。そもそも、ドライエッチングによるシリコン基板のエッチング機構は、正電荷をもつ活性化イオンがシリコン基板直上に形成された負バイアスで加速され、十分なエネルギーをもってシリコン基板に衝突することである。ICP-RIE法の場合、活性化されたエッチングガスは、通常、フッ化硫黄イオン ( $\text{SF}_x^+$ ) である。これはシリコンと反応することでフッ化シリコン ( $\text{SiF}_x$ ) となり、外部に放出される。またシリコン基板直上の負バイアスは、シリコン基板が設置される陰極を兼ねる基板ホルダーに高周波を印加することで形成される。

したがって、シリコン基板の裏面が浸食される原因は、シリコン基板の裏面と絶縁性基板の凹部との間隙に侵入した  $\text{SF}_x^+$  が絶縁性基板面で反跳され、シリコン基板の裏面に衝突するためと考えられる。ここで、絶縁性基板面で生じる  $\text{SF}_x^+$  の反跳には、運動論的な散乱以外に、電氣的斥力によるものが考えられる。電氣的斥力について、図 1 3 と図 1 4 を用いて、以下に説明する。

図 1 3 は、凹部を有する絶縁性基板 4 1 の表面に、凹部 4 2 を挟むように接合されたシリコン基板 4 5 を示す模式断面図であり、シリコン基板 4 5 がドライエッチングされている状態を示している。シリコン基板 4 5 の表面には機能部形成用のマスク層 5 0 が形成されている。シリコン基板 4 5 はドライエッチングされて、支持部 4 6 と複数の片持ち梁 4 7 となる。

ドライエッチング時には、幾度となく衝突するエッチングガス、例えば、 $\text{SF}_x^+$  5 1 により、絶縁性基板 4 1 の凹部 4 2 の表面が正電荷 5 2 に帯電する。正に帯電した凹部 4 2 の表面は、次に飛来してくる  $\text{SF}_x^+$  5 1 を斥ける。斥力を受けた  $\text{SF}_x^+$  5 1 は、凹部 4 2 に到達する前にその運動方向を変えられシリコン基板 4 5 の裏面をたたく。また、本来絶縁性基板 4 1 に対し垂直に入射するはずの  $\text{SF}_x^+$  5 1 が、表面が正に帯電した凹部 4 2 によりその軌道を曲げられ、支持部 4 6 の側壁に衝突することも考えられる。

したがって、シリコン基板 4 5 の裏面あるいは支持部 4 6 の浸食を抑制するには、絶縁性基板 4 1 の凹部 4 2 の表面が正に帯電することを防止することが有効な手段である。

本発明においては、図 1 4 に示すように、絶縁性基板 4 1 の凹部 4 2 の表面に

導電性膜 4 3 が形成され、これを支持部 4 6 と導通させることにより、絶縁性基板 4 1 の凹部 4 2 の表面が正に帯電することを防止できる。すなわち、エッチングガスは、導電性膜 4 3 に衝突するとその電荷は支持部 4 6 を通って漏洩して不活性化する。また、ドライエッチング時にはシリコン基板 4 5 は基板ホルダーと同電位であり、負の電位に保持されているので、エッチングガスは、導電性膜 4 3 に衝突するとその電荷が中和され不活性化が促進される。

また、本発明に用いる導電性膜は、少なくとも片持ち梁の直下の凹部表面に形成されていれば良いが、凹部の表面の全面に形成された導電性膜を用いることが好ましい。凹部の表面の全面の帯電を防止できるので、シリコン基板の裏面の浸食をより抑制できる。

本発明の慣性力センサは、表面に凹部を有する絶縁体基板と、該絶縁体基板の表面側に凹部を挟むように形成されたシリコンの梁状構造体とからなり、該梁状構造体が、可動電極部と固定電極部とからなり、可動及び固定電極部が、それぞれ、絶縁体基板に接合された支持部と、該支持部と一体形成され凹部上に張出した複数の片持ち梁の電極からなる櫛状電極部とを有し、可動及び固定電極部の片持ち梁が互いに微小隙間を介して対向するように配設されて成る慣性力センサにおいて、支持部と電氣的に導通し、少なくとも、片持ち梁の直下の凹部表面に形成された導電性膜を有することを特徴とする。

本発明の慣性力センサは、支持部と電氣的に導通し、少なくとも、片持ち梁の直下の凹部表面に形成された帯電防止用の導電性膜を有している。よって、片持ち梁をドライエッチングにより形成する場合、正電荷を有するエッチングガスが導電性膜に衝突し電荷が漏洩及び電荷が中和され不活性になるので、支持部や片持ち梁が浸食されない。したがって、可動電極と固定電極の櫛状電極部を構成する片持ち梁の隙間の距離がバラツクことがないので、感度低下や特性のバラツキの抑制された慣性力センサを提供できる。

また、本発明のマイクロデバイスは、表面に凹部を有する絶縁体基板と、該絶縁体基板の表面側に凹部を挟むように形成されたシリコンの梁状構造体と、該梁状構造体上に固定され所定間隔で配置された複数の光ファイバーを保持する光ファイバーホルダーと、絶縁体基板の裏面と梁状構造体上とに対向するように固定

された電磁吸着手段とからなり、梁状構造体が開口部を有する支持部と該支持部と一体形成された片持ち梁とからなり、支持部は絶縁体基板に接合され開口部の内壁の一端に固定ミラーを有し、片持ち梁は開口部の内壁の他端から前方に張り出すように形成され、片持ち梁の先端部には可動ミラーが固定ミラーと対向する  
5 ように表面に立設される一方、片持ち梁の裏面には電磁吸着手段に反応する磁性膜が形成され、電磁吸着手段が磁性膜を介して片持ち梁の先端部の裏面を絶縁性基板の凹部に吸着させ、光ファイバーからの光を反射させる反射ミラーを可動ミラーから固定ミラーに切替えて、光路を切替える光スイッチにも用いることができる。

10 上記光スイッチは、支持部と電氣的に導通し、少なくとも、片持ち梁の直下となる凹部表面に形成された帯電防止用の導電性膜を有している。よって、シリコン基板から片持ち梁を反応性エッチングにより形成する場合、正電荷を有するエッチングガスが導電性膜に衝突し電荷が漏洩及び電荷が中和され不活性になるので、エッチングガスが片持ち梁の裏面を浸食することがない。したがって、形状  
15 精度の高い片持ち梁を有するので、光路切替に対する応答性悪化や特性のパラツキの抑制された光スイッチを提供できる。

本発明のマイクロデバイスの製造方法は、表面に凹部を有する絶縁体基板と、該絶縁体基板の表面側に凹部を挟むように形成されたシリコンの梁状構造体とからなり、該梁状構造体が、少なくとも1つの機能部からなり、該機能部が絶縁体  
20 基板に接合された支持部と該支持部と一体形成され凹部上に張出した少なくとも1つの片持ち梁を有するマイクロデバイスの製造方法において、少なくとも、絶縁性基板の少なくとも片持ち梁の直下に位置する凹部の表面に導電性膜を形成するとともに、該導電性膜を凹部の周囲の表面に延出させて支持部との導通部を形成する工程と、シリコン基板の表面に支持部の形状に応じて第1のマスク層を形成する工程と、第1のマスク層を形成したシリコン基板の表面をエッチングして  
25 支持部を形成する工程と、支持部を有するシリコン基板と導電性膜を有する絶縁性基板とを、表面同士が対向するように接合する工程と、接合されたシリコン基板の裏面に片持ち梁の形状に応じて第2のマスク層を形成する工程と、第2のマスク層を形成したシリコン基板の裏面をドライエッチングによりシリコ



ン基板を貫通するようにエッチングし、凹部上に張出した所望パターンの片持ち梁を形成する工程を含むことを特徴とする。

本発明の製造方法においては、絶縁性基板の凹部の表面に帯電防止用の導電性膜を形成する。その際、導電性膜の一部を凹部の周囲の表面に延出させて、支持部との導通部を形成する。導電性膜を支持部と電氣的に導通させることにより、導電性膜の電位が支持部と電氣的に接続する基板ホルダーと同電位に維持され、負バイアスを受けている。したがって、第2のマスク層を形成したシリコン基板の裏面をドライエッチングによりシリコン基板を貫通するようにエッチングする場合に、正の電荷を有するエッチングガスは、導電性膜に衝突して電荷が漏洩及び電荷が中和され不活性となるので、シリコン基板の裏面が浸食されることがない。結果として、支持部の側壁や片持ち梁の底面及び側壁が浸食されることがないので、マスク層の開口幅を極力同じとなるように設計する必要がない。したがって、本発明の製造方法は、高精度のシリコンの梁状構造体を有し、設計自由度の大きいマイクロデバイスの製造方法を提供できる。

また、片持ち梁を形成するのに用いるドライエッチングには、ICP-RIE法を用いることが好ましい。高アスペクト比のシリコンの梁状構造体をより短時間で形成することができる。

#### 図面の簡単な説明

図1は、本発明の実施の形態1に係る加速度センサの全体構造を示す模式的な分解斜視図である。

図2は、本発明の実施の形態1に係る加速度センサの構造を示す図であり、梁状構造体を抽出した平面図である。

図3は、本発明の実施の形態1に係る加速度センサの構造を示す図であり、下ガラス基板と導電性膜を抽出した平面図である。

図4は、本発明の実施の形態1に係る加速度センサの構造を示す図であり、図2のIV-IV'線断面図である。

図5は、本発明の実施の形態2に係る光スイッチの全体構造を示す模式的な分解斜視図である。

図 6 は、本発明の実施の形態 2 に係る光スイッチの構造を示す図であり、図 5 の VI-VI' 線断面図である。

図 7 は、本発明の製造方法に係る実施の形態 3 を示す図であり、実施の形態 1 に係る加速度センサの製造工程を示す模式断面図（その 1）である。

5 図 8 は、実施の形態 1 に係る加速度センサの製造工程を示す模式断面図（その 2）である。

図 9 は、本発明に係るマイクロデバイスの製造方法の実施例における絶縁性基板に接合された梁状構造体の構造を示す図であり、（a）は ICP-RIE 法によるエッチング後の構造を示す模式断面図、（b）はエッチング後の耐衝撃用ストッパーの構造を示す拡大した斜視図、そして（c）はエッチング後の片持ち梁の構造を示す拡大した斜視図である。

図 10 は、比較例 1 における絶縁性基板に接合された梁状構造体の構造を示す図であり、（a）は ICP-RIE 法によるエッチング後の構造を示す模式断面図、（b）はエッチング後の耐衝撃用ストッパーの構造を示す拡大した斜視図、そして（c）はエッチング後の片持ち梁の構造を示す拡大した斜視図である。

図 11 は、比較例 2 における絶縁性基板に接合された梁状構造体の構造を示す図であり、（a）は ICP-RIE 法によるエッチング後の構造を示す模式断面図、（b）はエッチング後の耐衝撃用ストッパーの構造を示す拡大した斜視図、そして（c）はエッチング後の片持ち梁の構造を示す拡大した斜視図である。

20 図 12 は、比較例 3 における絶縁性基板に接合された梁状構造体の構造を示す図であり、（a）は ICP-RIE 法によるエッチング後の構造を示す模式断面図、（b）はエッチング後の耐衝撃用ストッパーの構造を示す拡大した斜視図、そして（c）はエッチング後の片持ち梁の構造を示す拡大した斜視図である。

図 13 は、本発明の作用原理を示す図（その 1）である。

25 図 14 は、本発明の作用原理を示す図（その 2）である。

図 15 は、従来のマイクロデバイスの構造を示す図であり、基本的な構造の梁状構造体を抽出した平面図である。

図 16 は、従来のマイクロデバイスの構造を示す図であり、図 15 の XVI-XVI' 線断面図である。

図 17 は、図 15 のマイクロデバイスの製造工程を示す模式的な断面図である。

発明を実施するための最良の形態

実施の形態 1.

5      本発明のマイクロデバイスの一例として、加速度センサへの応用例について述べる。図 1 は加速度センサの分解斜視図、図 2 はシリコンの梁状構造体を抽出した加速度センサの平面図、図 3 は下ガラス基板と導電性膜とを抽出した加速度センサの平面図、そして、図 4 は IV-IV' 線での加速度センサの断面図である。

図 1 の斜視図に示すように、加速度センサ 1 は、シリコンの梁状構造体 21 と、  
10      表面に凹部 3 を有する下ガラス基板 2 と、表面に凹部 7 を有する上ガラス基板 6 とからなる。そして、加速度センサ 1 は、凹部 3 と凹部 7 とが対向するように梁状構造体 21 が下ガラス基板 2 と上ガラス基板 6 とで挟むように接合された構造を有し、センサ内部は気密封止されている。ここで、上ガラス基板 6 は基板を貫通する外部回路接続用の電極取出し部 9, 10 を有し、その電極取出し部 9, 10  
15      は梁状構造体 21 と接触し、電気的に導通している。

図 1 に示すように、梁状構造体 21 は、可動電極部 22 と固定電極 23, 23 の 2 つの機能部と、封止部 24 からなる。さらに、図 2 に示すように、可動電極部 22 は、凹部 3 上に張出した複数の片持ち梁 26 と基部 27 とからなる櫛状電極部 25 と、櫛状電極部 25 の左右に設けられ櫛状電極部 25 の上下方向の変位  
20      を規制する耐衝撃用ストッパー 28, 28 と、耐衝撃用ストッパー 28, 28 と連接され櫛状電極部 25 と耐衝撃用ストッパー 28, 28 とを宙支する 2 本の梁部 29, 29 と、そして、梁部 29, 29 を支持し下ガラス基板 2 に接合された支持部 30, 30 とからなる。ここで、耐衝撃用ストッパー 28 は、強い衝撃に対する梁部 29, 29 や櫛状電極部 25 の破損を防止する効果も有する。そして、可  
25      動電極部 22 は、一体形成されている。

一方、固定電極部 23, 23 は、それぞれ、凹部 3 上に張出して可動電極部 22 の櫛状電極部 25 の複数の片持ち梁 26 と微小隙間を介して対向するように配設された複数の片持ち梁 31A からなる櫛状電極部 31 と、櫛状電極部 31 を支持し下ガラス基板 2 に接合された支持部 32 とからなる。そして、固定電極 23,

23は、それぞれ、一体形成されている。

図3に示すように、導電性膜4は下ガラス基板2の凹部3の全面に形成されている。導電性膜4の一部は、凹部3の周囲の表面に延出し、可動電極22の支持部23との電気的な導通を確保する導通部5を構成している。図1に示すように、  
5 支持部23は導通部5の直上に接合されている。

本実施の形態では、導通部5を可動電極22の支持部23の直下となるように形成した例を示したが、固定電極23の支持部32の直下に形成しても同様の効果を有する。

なお、図4に示すように、上ガラス基板6の凹部7には金属膜8が形成されている。金属膜8は、シリコンの梁状構造体21と上ガラス基板6とを陽極接合する際に、既に形成されている可動電極部22が上ガラス基板6に付着する（ステ  
10 イッキング）のを防止する。

ここで、本発明の加速度センサ1は、シリコンの梁状構造体21の面内において、紙面の水平方向の加速度を検出する。複数の片持ち梁で構成された櫛状電極  
15 部25, 31は、限られたセンサ面積内で、静電容量変化に比例する電極の対向面積を極力大きくすることに寄与する。

支持部23と導通した帯電防止用の導電性膜4は、櫛状電極部25, 31をICP-RIE法で形成する場合、凹部の表面が正に帯電するのを防止する。すなわち、正の電荷を有するエッチングガスは、ドライエッチング時において、導電性膜4  
20 に衝突して正電荷が支持部23を介して漏洩し、かつ、支持部23の負電位により電荷が中和されて不活性化する。よって、正の電荷を有するエッチングガスが凹部3の電氣的斥力を受けて、シリコン基板の裏面をたたくことがないので、櫛状電極部25, 31や耐衝撃用ストッパ-28, 28、そして支持部30, 32の側壁が浸食されることがない。したがって、本発明の加速度センサは、櫛状電極  
25 部の複数の片持ち梁の隙間が高精度に形成され、かつ、可動電極部や固定電極部の重量が所望の値に制御可能であるので、センサの感度低下やセンサ毎の特性のバラツキが少ない。

導電性膜を構成する導電性材料には、クロム、アルミニウム、ニッケル、タンタル、白金、ニッケル、金等の蒸着可能な金属を用いることができる。ガラス基

板に対する密着性に優れたクロムが好ましい。また、導電性膜の厚さは、 $10\text{ nm} \sim 1\text{ }\mu\text{ m}$ 、好ましくは $200\text{ nm} \sim 500\text{ nm}$ である。 $10\text{ nm}$ より薄いと反応性エッチング時の耐久性が十分でなく、 $1\text{ }\mu\text{ m}$ を超えると膜の形成に長時間を要するからである。

- 5        絶縁性基板には、所望形状に加工可能であればいずれの絶縁体も用いることができるが、ガラス基板が好ましい。

実施の形態 2.

- 本発明のマイクロデバイスの一例として、光スイッチへの応用例について述べる。図 5 は光スイッチ 60 の構造を模式的に示す分解斜視図、そして、図 6 は VI-VI' 線での光スイッチ 60 の断面図である。本発明に係る光スイッチ 60 は、  
10        図 5 に示すように、表面に凹部 62 を有する絶縁性基板 61 と、絶縁性基板 61 の表面側に凹部 62 を挟むように接合されたシリコンの梁状構造体 65 と、梁状構造体 65 上に固定され所定間隔で配置された複数の光ファイバー 73 を保持する光ファイバーホルダー 72 と、絶縁性基板 61 の裏面と梁状構造体 65 上とに  
15        対向するように固定された図示しない電磁吸着手段 75 とからなる。

- 開口部 67 を有する支持部 66 と片持ち梁 68 とからなる梁状構造体 65 が機能部を構成している。さらに、梁状構造体 65 は、開口部 67 の内壁の一端に固定ミラー 72 を有し、片持ち梁 68 は開口部 67 の内壁の他端から前方に張り出すように形成され、片持ち梁 68 の先端部 69 には可動ミラー 71 が固定ミラー  
20        72 と対向するように表面に立設され、片持ち梁 68 の先端部 69 の裏面には電磁吸着手段 75 に反応して引き寄せられる磁性膜 70 が形成されている。また、絶縁性基板の凹部 62 には、少なくとも片持ち梁 68 の直下となる表面に導電性膜 63 が形成され、さらに、凹部 62 の周囲の表面に延出した導電性膜の一部はシリコン基板 65 の支持部 66 と導通する導通部 64 を形成している。また、電  
25        磁吸着手段 75 は、上部支持基板 80 上に固定された第 1 の永久磁石 76 と、絶縁性基板 61 の裏面に片持ち梁 68 を挟むように対向して固定された第 2 の永久磁石 77 と、永久磁石 77 を囲むように固定され、巻回されたコイル 78 を有する電磁石 79 とからなる。

電磁石 79 に電流を流さない状態では、片持ち梁 68 は絶縁性基板 61 から所

定距離離開し先端部 6 9 が上部支持基板 8 0 に当接する位置に保持され、光ファイバー 7 4 からの光を可動ミラー 7 1 で反射する。次いで、第 2 の永久磁石 7 7 と同方向に磁化させるように電磁石 7 9 に電流を流すと、磁性膜 7 0 が引き寄せられ先端部 6 9 が絶縁性基板 6 1 に吸着された状態で片持ち梁 6 8 が固定される。

- 5 この時、光ファイバー 7 4 からの光を反射する反射ミラーが可動ミラー 7 1 から固定ミラー 7 2 に切替えられる。光ファイバー 7 4 からの光は固定ミラー 7 2 により反射されて光路が切替わる。

- 本実施の形態においては、片持ち梁 6 8 の直下となる絶縁性基板 6 1 の凹部 6 2 の表面にシリコン基板 6 5 の支持部 6 6 と導通する導電性膜 6 3 を設けたので、  
10 反応性ドライエッチングにより片持ち梁 6 8 を形成する際、凹部の表面が正に帯電するのを防止する。よって、正の電荷を有するエッチングガスが凹部 6 2 の電氣的斥力を受けてシリコン基板の裏面をたたくことがないので、片持ち梁 6 8 が浸食されることがない。したがって、形状や寸法精度、そして重量が高精度に形成された梁状構造体を有するので、光路切替の応答性悪化が抑制され、高い信頼  
15 性を光スイッチに提供できる。

実施の形態 3.

本発明の製造方法について、マイクロデバイスの一例として加速度センサを例にとり説明する。図 7, 8 は、実施の形態 1 の加速度センサの作製工程を示す模式断面図である。

- 20 工程 (a) ~ (d) では、シリコン基板の表面が加工され梁状構造体の支持部が形成され、工程 (e) ~ (h) では、下ガラス基板に導電性膜が形成される。そして、工程 (i) ~ (k) でシリコン基板と下ガラス基板とが接合され、さらにシリコン基板が加工され梁状構造体の櫛状電極部が形成される。そして、工程 (q) では、工程 (p) で加工された上ガラス基板が梁状構造体の上に接合され、  
25 工程 (r) では、上ガラス基板に電極取出し部が形成されて、図 4 の断面図に対応する構造を有する加速度センサが作製される。以下、各工程について、詳細に説明する。

すなわち、工程 (a) では、表面に  $1\mu\text{m}$  の熱酸化膜 3 3 を有するシリコン基板 2 0 (厚さ  $400\mu\text{m}$ ) が用意される。そして、工程 (b) では、シリコン基

板20の熱酸化膜33がバッファードフッ酸で除去される。工程(c)では、シリコン基板20の表面に、写真製版により支持部の形状に応じたレジストからなる第1のマスク層34が形成される。工程(d)では、ICP-RIE法によるドライエッチングにより第1のマスク層34を有するシリコン基板20が深さ250 $\mu$ mまでエッチングされる。その後、表面に残るレジストが除去されて支持部32や封止部24、そして耐衝撃用ストッパー28が形成される。

そして、工程(e)では、下ガラス基板2(厚さ400 $\mu$ m)が用意される。工程(f)では、下ガラス基板2の表面が写真製版され、凹部形成用のレジストからなるマスク層12が形成される。そして、工程(g)では、フッ酸10%水溶液により下ガラス基板2の表面が20 $\mu$ mエッチングされ、凹部3が形成される。次いで、工程(h)でCr膜が凹部3の全面及び凹部3の周囲の表面の一部に延出するように写真製版により成膜され、Crからなる導電性膜4が形成される。そして、凹部3の周囲の一部に延出した導電性膜4はシリコン基板20と導通する導通部5を形成する。

そして、工程(i)では、下ガラス基板2の表面とシリコン基板20の表面とが陽極接合法を用いて接合される。このとき、導通部5で導電性膜4とシリコン基板20とが接続される。次いで、工程(j)では、シリコン基板20の裏面が写真製版され、レジストからなる第2のマスク層35が形成される。その後、電子サイクロトロン共鳴反応性イオンエッチング法(以下、ECR-RIE法と略す。)により熱酸化膜マスク33が形成される。そして、工程(k)では、第2のマスク層35と熱酸化膜33とをマスクにして、ICP-RIE法によりシリコン基板20の裏面が少なくとも150 $\mu$ mの深さエッチングされる。これにより、シリコン基板20が貫通して櫛状電極部25,31が形成される。ここで、櫛状電極部25については、片持ち梁26のみが図示されている。その後、シリコン基板20の裏面に残る熱酸化膜33はECR-RIE法により除去される。なお、エッチングの深さ150 $\mu$ mは、シリコン基板20の厚さ400 $\mu$ mから、工程(d)におけるエッチング深さ250 $\mu$ mを差し引いて求められる。

一方、工程(l)では、上ガラス基板6(厚さ400 $\mu$ m)が用意される。上ガラス基板6の表面が写真製版されて、レジストからなる凹部7形成用のマス

ク層13が形成される。そして、工程(n)でフッ酸10%水溶液により表面が深さ20 $\mu$ mエッチングされ、凹部7が形成される。次いで、工程(o)でCr膜が凹部7の表面に写真製版により成膜され、Crからなるスティッキング防止膜8が形成される。そして、工程(p)で、上ガラス基板6にサンドブラストにより、貫通孔からなる電極引き出し部10が設けられる。

そして、工程(q)でシリコン基板20の裏面と上ガラス基板6の表面とが陽極接合により接合される。その後、工程(r)で電極引き出し部10にPtからなる電極膜11を形成して、加速度センサ1が作製される。

本発明の製造方法には、従来公知のドライエッチングを用いることができるが、高アスペクト比の梁状構造体を短時間で形成可能なICP-RIE法を用いることが好ましい。

次に、本発明の製造方法の効果を確認した実験例について説明する。

実施例1は、Crからなる導電性膜4を下ガラス基板2の凹部3の表面に形成し、かつ、導通部5を支持部32の直下に形成し、ICP-RIE法でシリコン基板をエッチングして梁状構造体を形成したもので、実施の形態3に対応する。比較例1は、絶縁性基板2の凹部3の表面に導電性膜4が形成されていない以外は、実施の形態3と同様の方法により梁状構造体を形成した。比較例2は、耐衝撃用ストッパー28の底面に保護膜として熱酸化膜33を残存させた以外は、実施の形態3と同様の方法により梁状構造体を形成した。そして、比較例3は、導電性膜4が下ガラス基板2の凹部3の表面のみに形成され、導通部5を有しない以外は、実施の形態3と同様の方法により梁状構造体が形成した。

上記4種類の実験例に使用したマスクパターンは、開口幅の範囲は5 $\mu$ m~50 $\mu$ mである。最小幅5 $\mu$ mは、可動電極部と固定電極部の櫛状電極部を構成する各片持ち梁の隙間の間隔である。なお、これらの数値は、こうしたマイクロセンサの設計値として一般的である。また、ICP-RIE法によるシリコンのエッチング速度は、本実験に先立って見積もり、開口幅5 $\mu$ mの箇所で2.0 $\mu$ m/分、開口幅50 $\mu$ mの箇所で3.3 $\mu$ m/分であった。この違いは、マイクロローディング効果によるものである。従って、エッチング時間は、開口幅5 $\mu$ mの箇所で150 $\mu$ m $\div$ 2.0 $\mu$ m/分=75分、開口幅50 $\mu$ mの箇所で150 $\mu$ m $\div$



3.  $3\text{ }\mu\text{m/分}$  = 45分となる。つまり、本構造体の貫通が完全に終了するまで、シリコン基板の裏面は30分間 (= 75分 - 45分)、エッチングガスに曝されることになる。

5 以上の実験例の結果について、説明する。図9～12は、それぞれ実施例、比較例1～3の結果を示す図である。そして、(a), (b), (c)は、それぞれ、ICP-RIE法によるエッチング後の絶縁性基板とシリコン基板の構造を示す模式断面図、(b)はエッチング後の耐衝撃用ストッパーの構造を示す拡大した斜視図、そして(c)はエッチング後の片持ち梁の構造を示す拡大した斜視図である。ここで、(b)と(c)は、シリコン基板の裏面を走査型電子顕微鏡 (SEM)  
10 (SEM) によって観察し写真撮影し、その結果を模式的に示したものである。図中の一点鎖線は、耐衝撃用ストッパー28の本来の形状を示している。

実施例の場合、耐衝撃用ストッパー28の底面は浸食を受けていなかった。また、片持ち梁26は、ほぼ垂直な側壁を有していた。比較例1の場合、耐衝撃用ストッパー28の底面は著しく浸食され、本来の設計値より $40\text{ }\mu\text{m}$ 程度削られていた。また、片持ち梁26の側壁は、浸食され先端が細くなっていた。また、  
15 比較例2の場合、耐衝撃用ストッパー28の底面は、熱酸化膜33を底面とした鍾状に浸食されていた。熱酸化膜33は、ICP-RIE法のマスク材として用いられ、そのエッチング速度はシリコンの約 $1/100$ と遅い。従って、熱酸化膜33で被覆された部分のシリコンは保護されるが、被覆された部分から離れるに従いシリコンは浸食されている。片持ち梁26の側壁は、比較例1と同様に、浸食され  
20 先端が細くなっていた。そして、比較例3の場合、耐衝撃用ストッパー28と片持ち梁26は、共に比較例1の場合と同様に浸食されていた。

以上の結果から、比較例3のように、導電性膜4が下ガラス基板2の凹部3の表面にのみ形成されているだけでは、シリコン基板20の裏面のエッチングガス  
25 による浸食を防止できず、本発明の効果が得られない。また、比較例1と比較例3の場合に生じる耐衝撃用ストッパー28の底面の浸食は、下ガラス基板2とシリコン基板20との間隔を広げるので、耐衝撃用ストッパーの役割を果たせなくなる。また、比較例2の場合も含め、耐衝撃用ストッパー28の浸食は可動電極部の質量を減少せしめるので、センサの感度低下を招く。さらに、比較例1～3

の場合に生じる片持ち梁の浸食は、片持ち梁間の距離を広げるため、センサの感度低下や素子毎の特性バラツキを招く。

5 以上述べたように、本発明のマイクロデバイスは、絶縁性基板の少なくとも、片持ち梁の直下となる凹部表面に、支持部と電氣的に導通する導電性膜を有しており、ドライエッチング時の絶縁体基板の帯電を防止する。よって、片持ち梁や支持部が浸食されることがないので、形状及び寸法精度が高いシリコンの梁状構造を有する。したがって、高い信頼性及び設計自由度を有する。

10 また、本発明のマイクロデバイスは、導電性膜が凹部表面の全面に形成されているので、凹部表面の全面の帯電を防止することができるので、片持ち梁や支持部の浸食をより抑制することができる。

また、本発明の慣性力センサは、絶縁性基板の少なくとも、櫛状電極を構成する片持ち梁の直下となる凹部表面に、支持部と電氣的に導通する導電性膜を有しており、ドライエッチング時に絶縁体基板の帯電を防止できるので、櫛状電極部や支持部が浸食されることがない。よって、櫛状電極部や支持部の形状及び寸法精度が高いので、感度低下やセンサ毎の特性のバラツキを抑制できる。したがって、信頼性の高い加速度センサや角速度センサを提供できる。

15

また、本発明のマイクロデバイスの製造方法は、ドライエッチング中における絶縁体基板の帯電を防止する導電性膜を形成する工程を有しているので、形状及び寸法精度に優れたシリコンの梁状構造体を有するマイクロデバイスの作製方法を提供できる。また、マイクロローディング効果に規制されないので、梁状構造体を有するマイクロデバイスの設計自由度を著しく向上できる。

20

また、本発明の製造方法にはドライエッチングにICP-RIE法を用いることにより、高アスペクト比の梁状構造体をより短時間で形成することが可能となる。

## 請 求 の 範 囲

1. 表面に凹部を有する絶縁体基板と、該絶縁体基板の表面側に凹部を挟むように形成されたシリコンの梁状構造体とからなり、  
5 該梁状構造体が、少なくとも1つの機能部からなり、該機能部が、絶縁体基板に接合された支持部と該支持部と一体形成され凹部上に張出した少なくとも1つの片持ち梁とを有するマイクロデバイスにおいて、  
支持部と電氣的に導通し、少なくとも、片持ち梁の直下の凹部表面に形成された導電性膜を有するマイクロデバイス。
- 10 2. 導電性膜が凹部表面の全面に形成されて成る請求項1記載のマイクロデバイス。
3. 表面に凹部を有する絶縁体基板と、該絶縁体基板の表面側に凹部を挟むように形成されたシリコンの梁状構造体とからなり、  
該梁状構造体が、可動電極部と固定電極部とからなり、可動及び固定電極部が、  
15 それぞれ、絶縁体基板に接合された支持部と、該支持部と一体形成され凹部上に張出した複数の片持ち梁の電極からなる櫛状電極部とを有し、可動及び固定電極部の片持ち梁が互いに微小隙間を介して対向するように配設されて成る慣性力センサにおいて、  
支持部と電氣的に導通し、少なくとも、片持ち梁の直下の凹部表面に形成された  
20 導電性膜を有する慣性力センサ。
4. 表面に凹部を有する絶縁体基板と、該絶縁体基板の表面側に凹部を挟むように形成されたシリコンの梁状構造体とからなり、  
該梁状構造体が、少なくとも1つの機能部からなり、該機能部が絶縁体基板に接合された支持部と該支持部と一体形成され凹部上に張出した少なくとも1つの片  
25 持ち梁を有するマイクロデバイスの製造方法において、少なくとも、  
絶縁性基板の少なくとも片持ち梁の直下に位置する凹部の表面に導電性膜を形成するとともに、該導電性膜を凹部の周囲の表面に延出させて支持部との導通部を形成する工程と、  
シリコン基板の表面に支持部の形状に応じて第1のマスク層を形成する工程と、

第1のマスク層を形成したシリコン基板の表面をエッチングして支持部を形成する工程と、

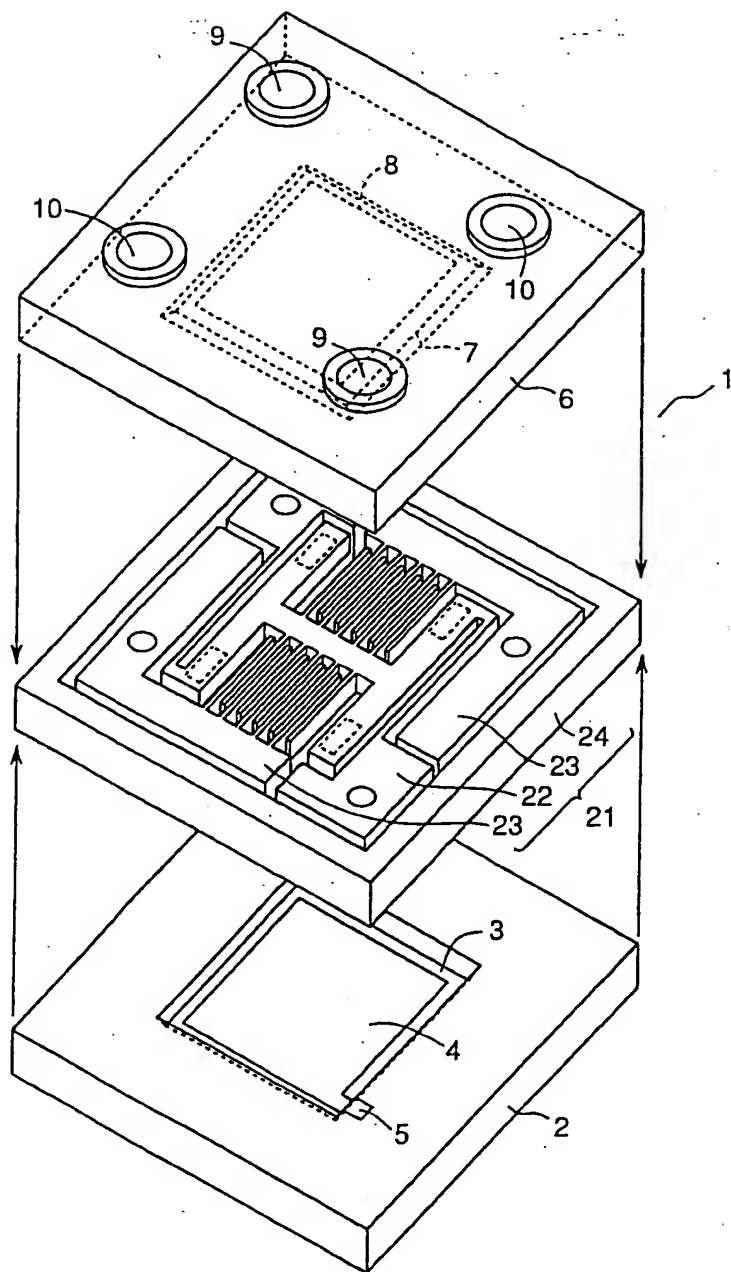
支持部を有するシリコン基板と導電性膜を有する絶縁性基板とを、表面同士が対向するように接合する工程と、

- 5 接合されたシリコン基板の裏面に片持ち梁の形状に応じて第2のマスク層を形成する工程と、

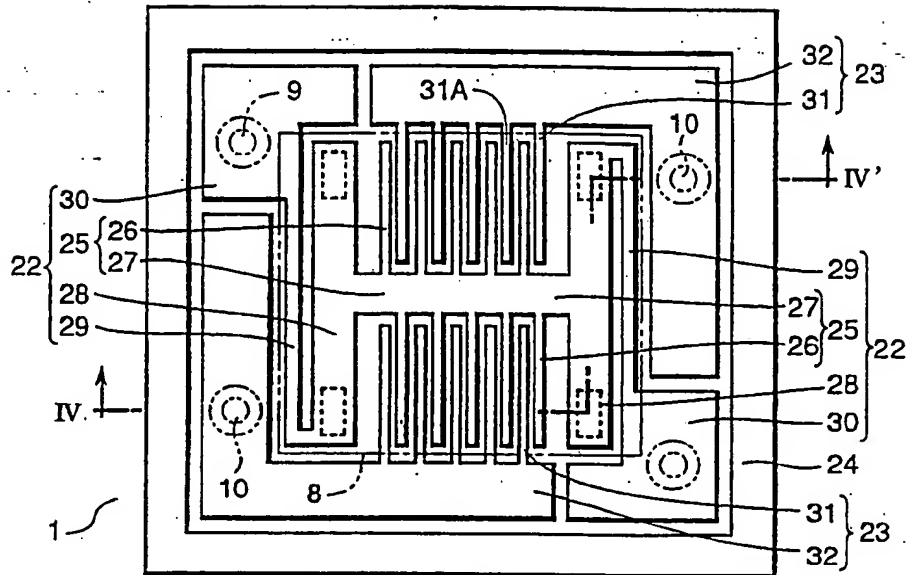
第2のマスク層を形成したシリコン基板の裏面をドライエッチングによりシリコン基板を貫通するようにエッチングし、凹部上に張出した所望パターン of 片持ち梁を形成する工程を含むマイクロデバイスの製造方法。

- 10 5. 片持ち梁を形成する工程におけるドライエッチングに、誘導結合型反応性イオンエッチング法を用いる請求項4記載の製造方法。

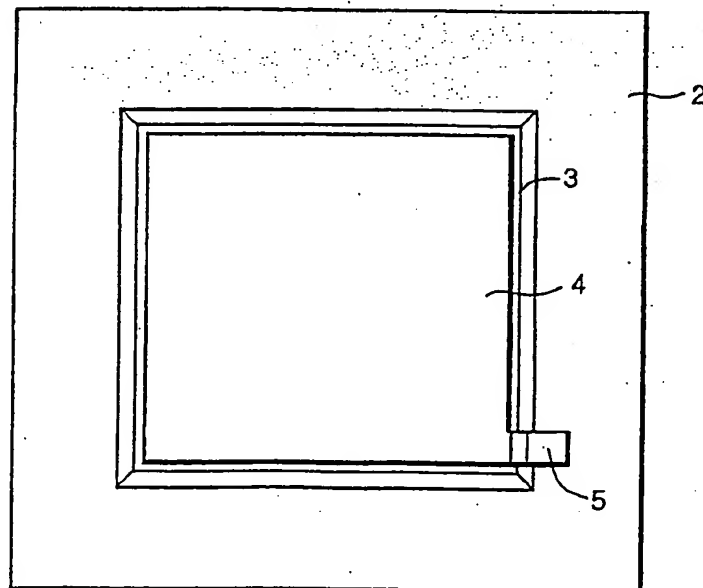
【図 1】



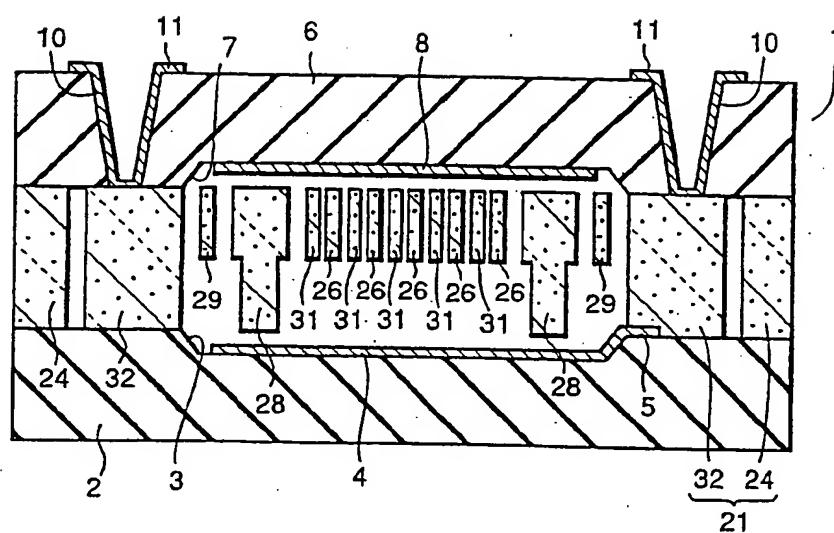
【図 2】



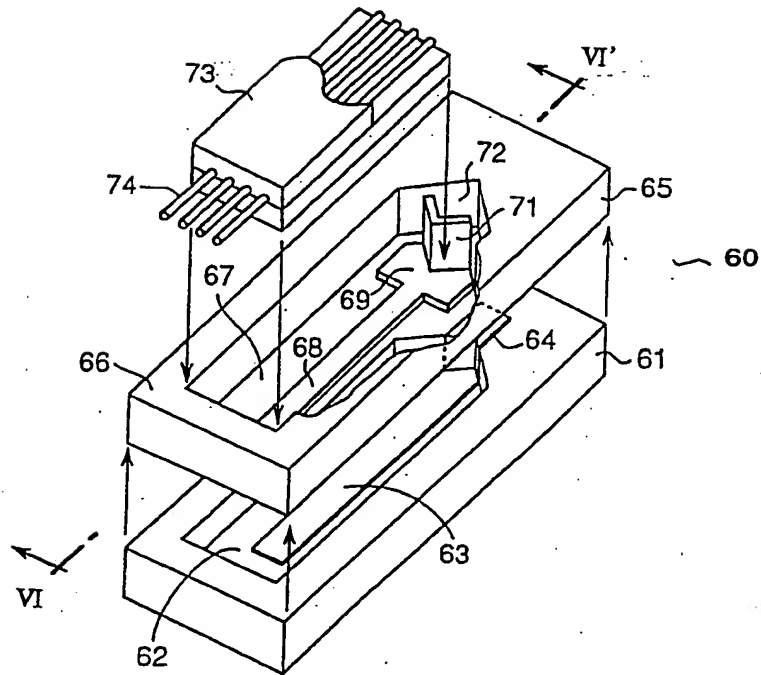
【図 3】



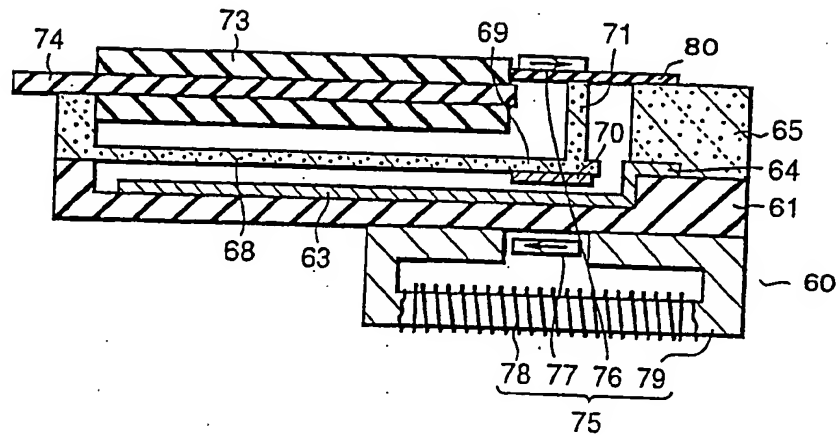
【図 4】



【図 5】

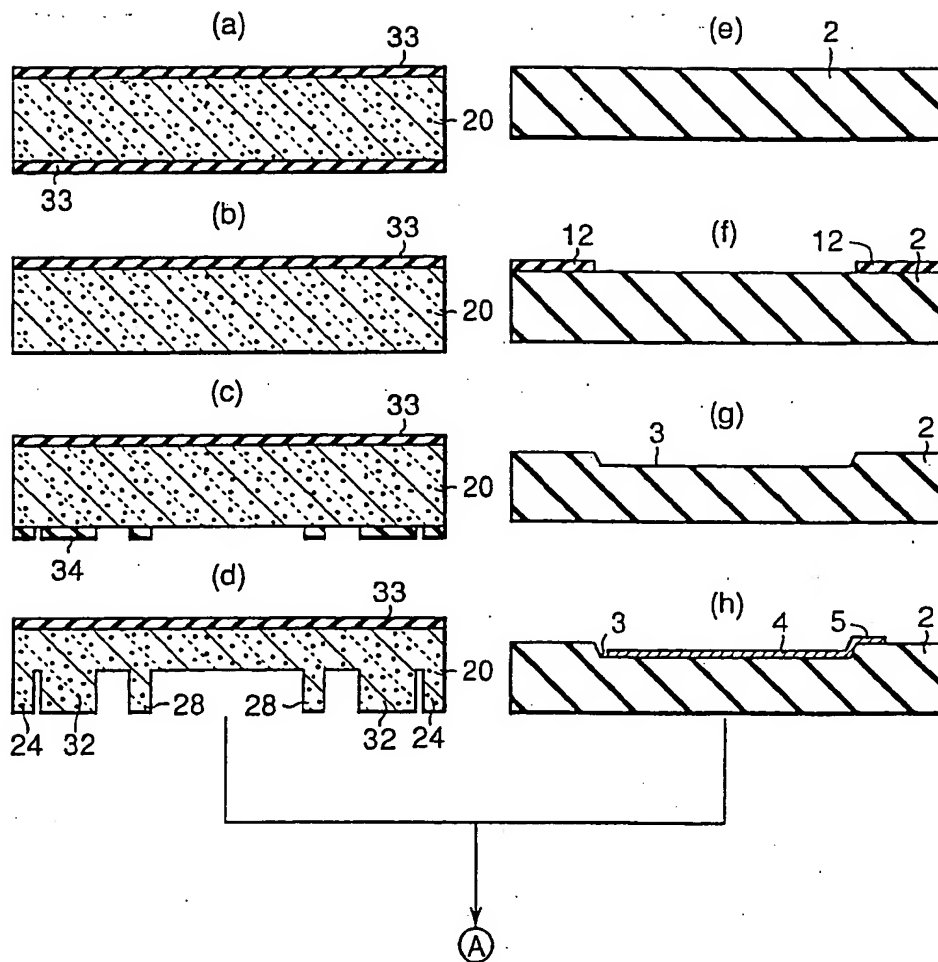


【図 6】

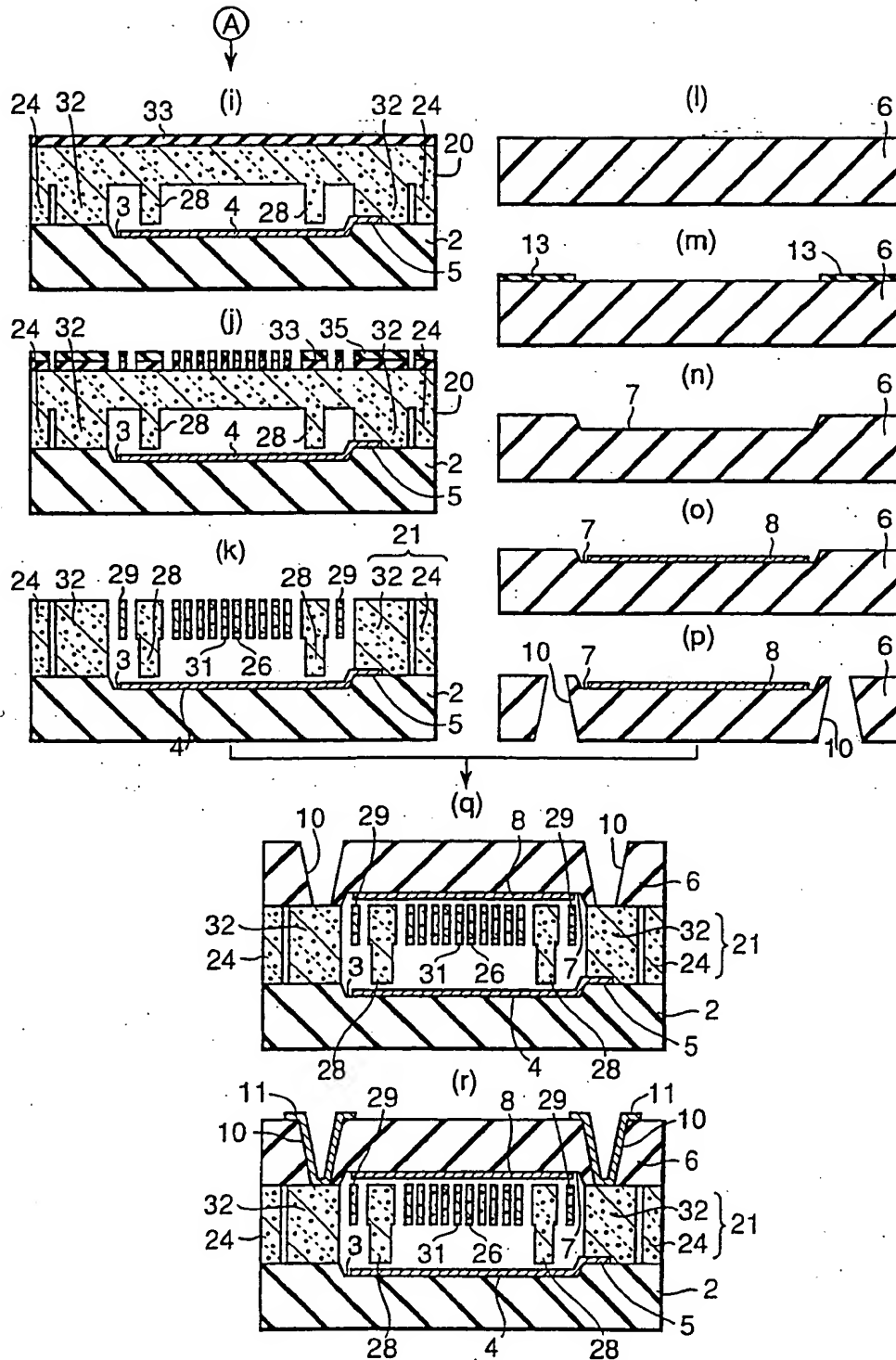




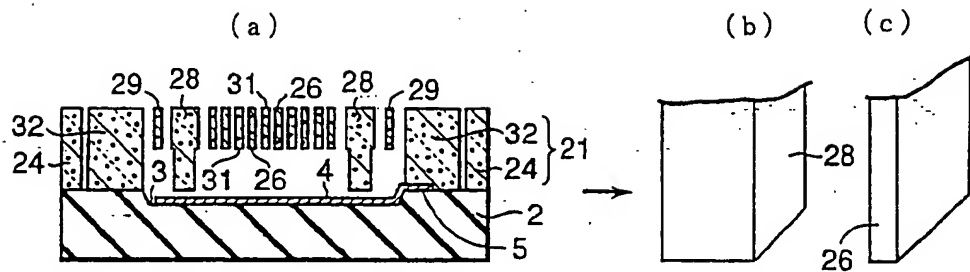
【図 7】



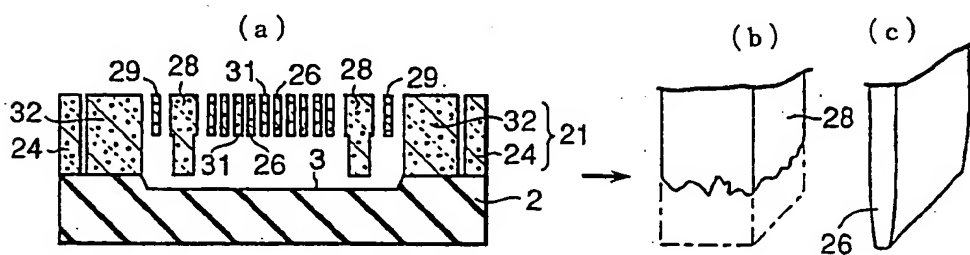
【図 8】



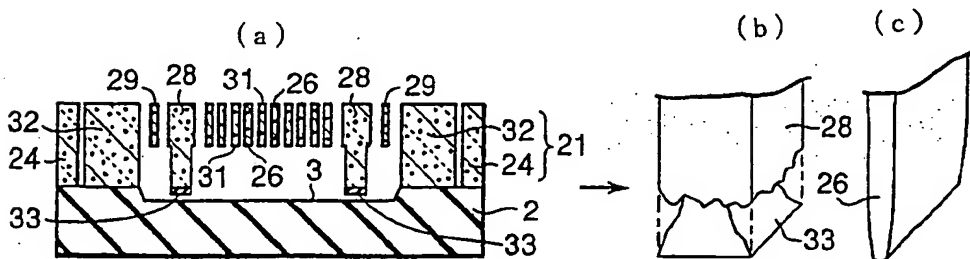
【図 9】



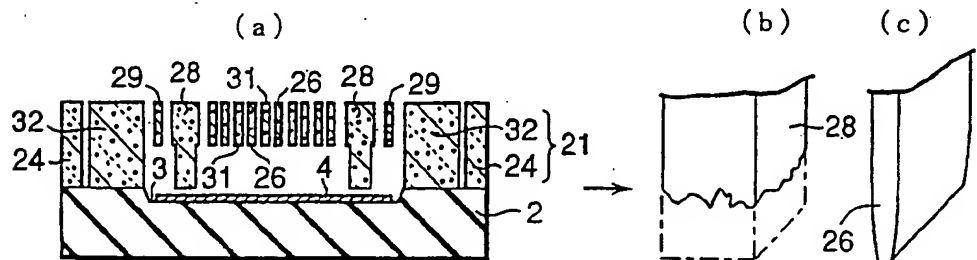
【図 10】



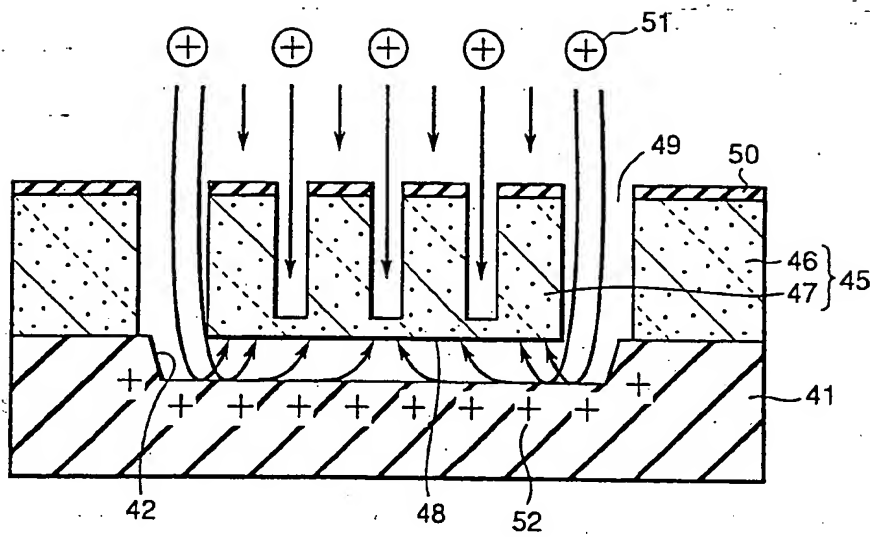
【図 11】



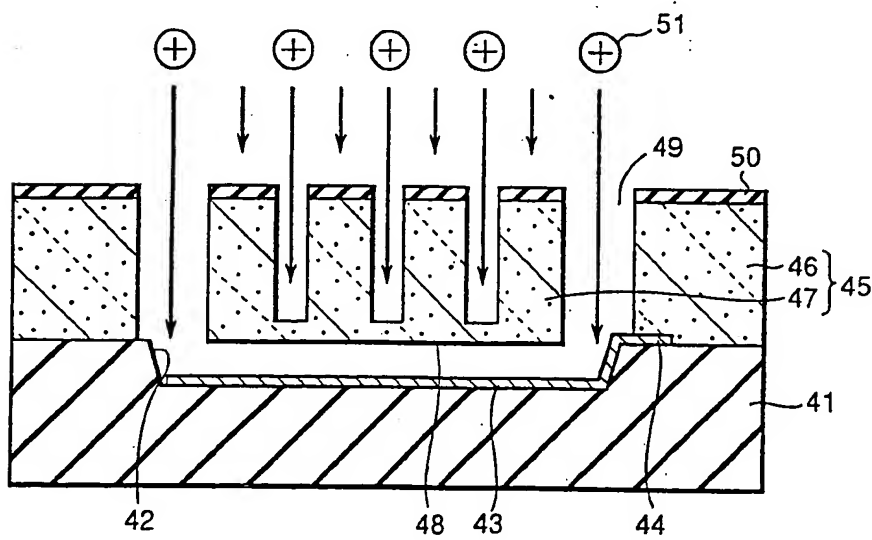
【図 12】



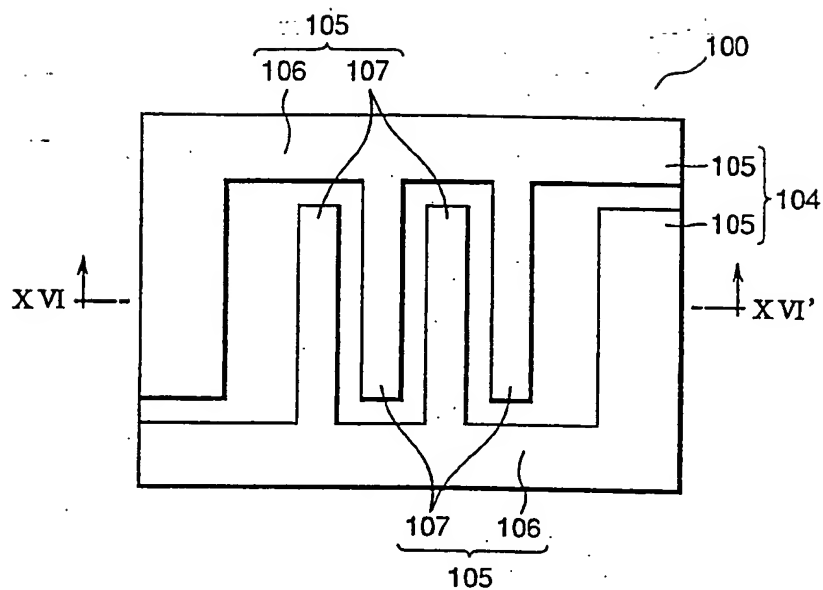
【図 13】



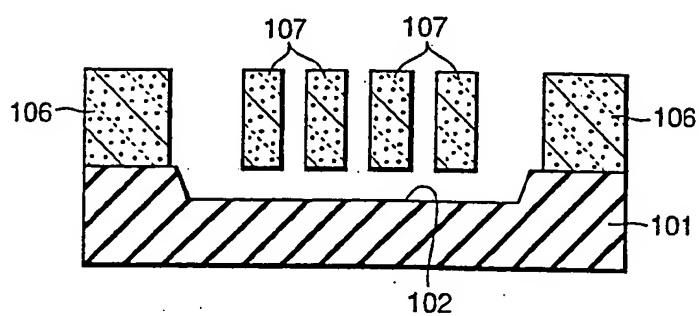
【図 14】



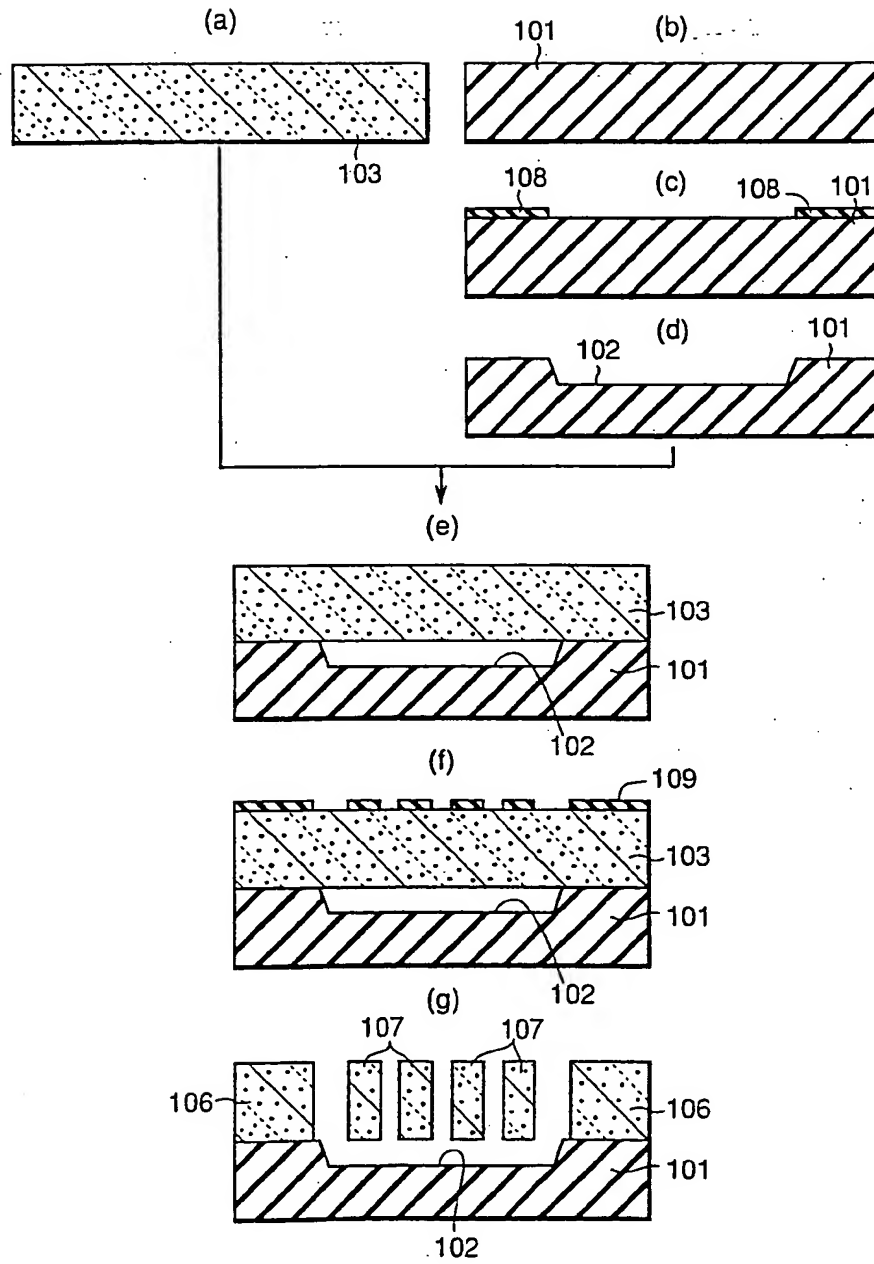
【圖 15】



【圖 16】



【図 17】



## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP00/00222

<b>A. CLASSIFICATION OF SUBJECT MATTER</b> Int.Cl. <sup>7</sup> B81B3/00, B81C1/00, G01P15/125, G02B26/08, H01L29/84  According to International Patent Classification (IPC) or to both national classification and IPC		
<b>B. FIELDS SEARCHED</b> Minimum documentation searched (classification system followed by classification symbols) Int.Cl. <sup>7</sup> B81B3/00, B81C1/00, G01P15/125, G02B26/08, H01L29/84  Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched Jitsuyo Shinan Koho 1940-1996 Toroku Jitsuyo Shinan Koho 1994-2000 Kokai Jitsuyo Shinan Koho 1971-2000 Jitsuyo Shinan Toroku Koho 1996-2000  Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
<b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP, 11-118826, A (AISIN SEIKI CO., LTD.), 30 April, 1999 (30.04.99), Fig. 2 (Family: none)	1-2, 3, 4-5
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 18 April, 2000 (18.04.00)		Date of mailing of the international search report 25 April, 2000 (25.04.00)
Name and mailing address of the ISA/ Japanese Patent Office  Facsimile No.		Authorized officer  Telephone No.

## 国際調査報告

国際出願番号 PCT/J P 00/00222

## A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl<sup>7</sup> B81B3/00, B81C1/00, G01P15/125, G02B26/08,  
H01L29/84

## B. 調査を行った分野

## 調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl<sup>7</sup> B81B3/00, B81C1/00, G01P15/125, G02B26/08,  
H01L29/84

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1940-1996年
日本国公開実用新案公報	1971-2000年
日本国登録実用新案公報	1994-2000年
日本国実用新案登録公報	1996-2000年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	J P, 11-118826, A (アイシン精機株式会社) 30.04月. 1999 (30.04.99) 図2 (ファミリーなし)	1-2, 3, 4-5

☐ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの

「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」 口頭による開示、使用、展示等に言及する文献

「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&amp;」 同一パテントファミリー文献

国際調査を完了した日

18.04.00

国際調査報告の発送日

25.04.00

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

神崎 孝之

印

3 P

9037

電話番号 03-3581-1101 内線 3364